



Zastrzeżenia patentowe

1. Układ do pomiaru czasu reinicjacji licznika (LG) przetwornika częstotliwość-kod (f/N) zawierającego w swojej strukturze: system mikroprocesorowy (mP), licznik (LG) z rejestrem stanu bieżącego (RG), układ wykrywania zbocza przebiegu (WZG) i interfejs (I) do wymiany danych z komputerem nadrzędnym (KN), **zaś** przetwornik częstotliwość-kod (f/N) wyposażony jest w zestaw elementów pomocniczych: licznik pomocniczy (LP), pomocniczy rejestr stanu bieżącego (RP) oraz pomocniczy układ wykrywania zbocza przebiegu (WZP), **znamienny tym, że** źródło przebiegu o zmiennym okresie (Tx) dołączone jest jednocześnie do głównego układu wykrywania zbocza (WZG) i pomocniczego układu wykrywania zbocza (WZP), **zaś** wyjście głównego układu wykrywania zbocza (WZG) dołączone jest do wejścia sterującego rejestru (RG) stanu bieżącego licznika głównego (LG) **oraz** wyjście głównego układu wykrywania zbocza (WZG) dołączone jest do wybranej linii komunikacyjnej systemu mikroprocesorowego (mP) **tudzież** wyjście pomocniczego układu wykrywania zbocza (WZP) dołączone jest do wejścia sterującego rejestru pomocniczego (RP) stanu bieżącego licznika pomocniczego (LP) **oraz** wyjście pomocniczego układu wykrywania zbocza (WZP) dołączone jest do wybranej linii komunikacyjnej systemu mikroprocesorowego (mP), **zaś** na wejście zegarowe licznika głównego (LG) dołączony jest główny sygnał zegarowy (fclk1) **tudzież** na wejście zegarowe licznika pomocniczego (LP) dołączony jest pomocniczy sygnał zegarowy (fclk2), **przy czym** wyjście danych licznika głównego (LG) podłączone jest do wejścia danych rejestru głównego (RG), **natomiast** wyjście danych rejestru głównego (RG) dołączone jest do wybranego wejścia danych systemu mikroprocesorowego (mP) **tudzież** licznik główny (LG) podłączony jest z systemem mikroprocesorowym (mP) linią konfiguracyjną (K), **natomiast** wyjście danych licznika pomocniczego (LP) podłączone jest do wejścia danych rejestru pomocniczego (RP), **zaś** wyjście danych rejestru pomocniczego (RP) dołączone jest do wybranego wejścia danych systemu mikroprocesorowego (mP) **tudzież** do systemu mikroprocesorowego (mP) dołączono linią komunikacyjną interfejs komunikacyjny (I) podłączony linią komunikacyjną z systemem pomiarowym komputera nadrzędnego (KN).

2. Sposób pomiaru czasu reinicjacji licznika przetwornika częstotliwość-kod, z wykorzystaniem układu określonego w zastrz.1 **znamienny tym, że**

przebieg o zmiennym okresie (Tx) przekazuje się do głównego układu wykrywania zbocza (WZG), z którego przekazuje się informację o wykryciu zbocza, w zależności od wybranej konfiguracji narastającego lub opadającego, do rejestru głównego (RG) licznika głównego (LG) wymuszając zapamiętanie aktualnego stanu licznika głównego (LG) bez wstrzymywania jego pracy oraz informację o wykryciu zbocza przez główny układ wykrywania zbocza (WZG) przekazuje się do systemu mikroprocesorowego (mP), **natomiast w** systemie mikroprocesorowym (mP) oblicza się różnicę kolejnego i bezpośrednio poprzedzającego go stanu licznika głównego (LG) i zachowuje się wynik obliczenia w jego pamięci operacyjnej, **przy czym** kolejne różnice reprezentują długości kolejnych zmierzonych okresów przebiegu o zmiennym okresie (Tx),

natomiast w przypadku przepełnienia licznika głównego (LG) różnicę oblicza się jako wynik odejmowania mniejszego stanu licznika od poprzedzającego stanu o większej wartości, **przy czym** w efekcie obliczona różnica ma ujemną wartość, **zaś** w tym przypadku, w celu uzyskania poprawnej wartości, do uzyskanej liczby ujemnej dodaje się wartość reprezentującą stan maksymalny licznika głównego (LG),

zaś w przypadku potrzeby zmiany parametrów pracy licznika głównego (LG) w trakcie pomiaru, np. konieczności zmniejszenia stopnia podziału częstotliwości zegarowej sterującej pracą licznika, za pomocą systemu mikroprocesorowego (mP) przekazuje się złączem konfiguracyjnym (K) do licznika głównego (LG) nowe parametry pracy, **przy czym** zmiana jest wpisywana do rejestrów konfiguracyjnych licznika głównego (LG) i następuje reinicjacja licznika w celu wznowienia pracy z nowymi ustawieniami, **natomiast** po reinicjacji pierwsza obliczana różnica nie reprezentuje mierzonego przebiegu o zmiennym okresie (Tx), ponieważ w liczniku głównym (LG) występowała przerwa w pracy i nie była realizowana w poprawny sposób metoda cyfrowego pomiaru okresu, **przy czym** w celu uzyskania informacji o czasie przerwy w pracy licznika głównego (LG) badany przebieg o zmiennym okresie (Tx) wysyła się równoległe do pomocniczego układu wykrywania zbocza (WZP), **natomiast** w czasie wykrycia wymaganego zbocza przebiegu wyjściowego, oprócz zapamiętania wartości bieżącej licznika głównego (LG) w rejestrze (RG), w rejestrze stanu bieżącego licznika pomocniczego (RP) zachowuje się wartość aktualną rejestru sumującego licznika pomocniczego (LP), **zaś** czas wymuszenia zapisu stanu bieżącego licznika pomocniczego (LP) rejestruje się przez system mikroprocesorowy (mP), **natomiast** w przypadku zmiany konfiguracji, wraz z odczytem bieżącego stanu licznika głównego (LG), za pomocą systemu mikroprocesorowego (mP) odczytuje się stan bieżący licznika (LP), **zaś** po odczytaniu przez system mikroprocesorowy (mP) stanu licznika głównego (LG) informującego o gotowości do dalszego przetwarzania zmiennych okresów przebiegu o zmiennym okresie (Tx) za pomocą systemu mikroprocesorowego (mP) dokonuje się kolejnego odczytu stanu bieżącego licznika pomocniczego (LP), **przy czym** obliczoną różnicę stanów odczytanych z licznika pomocniczego (LP), mnoży się przez częstotliwość pomocniczego sygnału zegarowego (fclk2) i uzyskuje się informację o długości czasu reinicjacji licznika głównego (LG), **przy czym** długość czasu reinicjacji jest niezbędna do precyzyjnego umiejscowienia wartości kolejnych zmierzonych okresów na osi czasu, **zaś** wartości pośrednie okresów dla przedziału czasu, w którym była dokonana zmiana parametrów pracy licznika głównego (LG), wylicza się stosując wybrany sposób aproksymacji, **natomiast** z systemu mikroprocesorowego (mP), za pośrednictwem interfejsu komunikacyjnego (I), przekazuje się do komputera nadrzędnego (KN) zestaw danych zawierający odczytywane dla kolejnych zbocz przebiegu o zmiennym okresie (Tx), wartości bieżące licznika głównego (LG), parametry konfiguracyjne licznika głównego (LG), **natomiast** w razie rekonfiguracji licznika głównego (LG) przekazuje się również informację o odczytach stanów bieżących licznika pomocniczego (LP) **przy czym** informacje o wartościach częstotliwości zegarowych (fclk1 i fclk2), sterujących pracą liczników, zapisuje się w oprogramowaniu komputera nadrzędnego (KN) lub przesyła się w zestawie danych z systemu mikroprocesorowego (mP), **zaś** w komputerze nadrzędnym (KN), po odebraniu danych wysyłanych przez system mikroprocesorowy (mP), dokonuje się obliczenia czasów trwania kolejnych okresów przebiegu o zmiennym okresie (Tx), częstotliwości przebiegu, czasów przełączania licznika głównego (LG) i wyniki obliczeń zachowuje się w pamięci operacyjnej.

RZECZNIK PATENTOWY
Maciej Nowicki
mgr inż. Maciej Nowicki
Nr wp. 3476