



Układ i sposób ciągłego, adaptacyjnego podziału zmiennej częstotliwości przebiegu

Przedmiotem wynalazku jest układ i sposób adaptacyjnego podziału zmiennej częstotliwości przebiegu.

5

Przetwarzanie wielkości fizycznych w sygnał pośredni jest ciągle rozwijaną dziedziną metrologii. Wykorzystuje się ją do transmisji danych w celu ich przetwarzania w systemach nadrzędnych, którymi mogą być np. komputery klasy PC czy inne systemy mikroprocesorowe o wystarczającej w danym zastosowaniu wydajności obliczeniowej. Bardzo często sygnałem pośrednim jest napięcie, które łatwo można przekształcić w postać cyfrową z wykorzystaniem przetwornika analogowo-cyfrowego, co opisano np. w publikacji Kirianaki, N.V.; Yurish, S.Y.; Shpak, N.O.; Deynega, V.P. Data Acquisition and Signal Processing for Smart Sensors; John Wiley & Sons, Ltd.: Chichester, UK, 2001. Inną możliwością jest użycie, jako nośnika pośredniego informacji, częstotliwości sygnału wyjściowego przetwornika. Sama częstotliwość może być również informacją o badanym zjawisku. Częstotliwość sygnału również można bezpośrednio przetwarzać w wartości liczbowe, co również opisano w przytoczonej wcześniej publikacji, jednak w przypadku przetwarzania wartości zmiennych w czasie jest to zagadnienie, które ciągle jest przedmiotem publikacji, przykładem może być publikacja Helal, E.; Alvarez-Fontecilla, E.; Eissa, A.I.; Galton, I. A timeamplifierassistedfrequency-to-digitalconverterbaseddigitalfractional-N PLL. IEEE J. Solid-StateCircuits 2021. Prowadzone również są ciągle badania nad nowymi rozwiązaniami, przykładem może być publikacja Swisulski, D.; Pawlowski, E.; Dorozhovets, M. Digital Processing of Frequency–PulseSignal in Measurement System. In Analysis and Simulation of Electrical and Computer Systems; Springer: Cham, Switzerland, 2018. Intensywności badań sprzyjają: duża dostępność przetworników wielkości fizycznych w częstotliwość (X/f), odporność toru transmisji informacji częstotliwością sygnału na zakłócenia elektromagnetyczne i tłumienie amplitudy, duża dokładność pomiaru stałej częstotliwości oraz szeroko dostępne układy programowalne zawierające liczniki umożliwiające realizację pomiaru częstotliwości z dużą dokładnością, co opisano między innymi w publikacji Warda, P. Measurement Data Transmission in the Presence of Electromagnetic Field. In Proceedings of the International Conference on Electromagnetic Devices and Processes in Environment Protection with Seminar Applications of Superconductors (ELMECO &AoS), Naleczow, Poland, 3–6 December 2017.

Rosnąca oferta przetworników X/f oraz ciągle tworzenie nowych konstrukcji, umożliwiających pomiar parametrów zmiennych w czasie, pociągnęła za sobą konieczność rozwoju metod przetwarzania zmiennej częstotliwości.

35 Ze względu na zmienność przetwarzanej częstotliwości, jest zasadnym przeprowadzanie pomiaru zmiennej częstotliwości pośrednio, poprzez cyfrowy pomiar okresu, a ściślej kolejnych okresów przetwarzanego sygnału. Znajomość długości kolejnych okresów umożliwi najpełniejsze odwzorowanie zmian wielkości przetwarzanej przez przetwornik X/f .

Jednym z problemów, które ograniczają możliwości pomiarowe systemu przetwarzającego przebieg o zmiennej częstotliwości, jest ograniczenie zakresu pomiarowego układu dokonującego przetwarzania kolejnych wartości okresów w wartości liczbowe, często nazywanego przetwornikiem częstotliwość-kod (f/N). Problem ograniczenia zakresu został opisany między innymi w publikacji Warda P.; Frequency-to-codeconverter with direct data transmission Informatyka, Automatyka, Pomiary w Gospodarce i Ochronie Środowiska. 2022, vol. 12. Rozszerzenie zakresu pomiarowego układu przetwarzającego częstotliwość umożliwia dzielnik częstotliwości, który może być zrealizowany w prosty sposób nawet z użyciem licznika cyfrowego, co opisano w przykładowej publikacji Ching-Yuan Yang, Guang-KaaiDehng, June-MingHsu and Shen-IuanLiu, "New dynamicflip-flops for high-speed dual-modulusprescaler," in IEEE Journal of Solid-StateCircuits, vol. 33, no. 10, pp. 1568-1571, Oct. 1998, doi: 10.1109/4.720406. Niestety w przypadku zmiennej częstotliwości użycie dzielnika ze stałym stopniem podziału może być nieuzasadnione. Problemem może być krzywa błędów przetwarzania informacji niesionej zmienną częstotliwością, opisana między innymi w publikacji Warda P. :Simulation of an Adaptive Method of Improving the Accuracy and Extending the Range of Frequency Signal Processing in a Frequency-to-Code Converter, Applied Sciences, 2021, vol. 11, nr 21,s. 1-19, (DOI: 10.3390/app112110341). Z krzywej błędów można odczytać, że zwiększanie długości mierzonego okresu poniżej pewnego minimum pogarsza dokładność przetwarzania informacji. W podsumowaniu można stwierdzić, że poszerzanie zakresu przetwornika częstotliwość-kod może być zrealizowane dzielnikiem częstotliwości wówczas, gdy częstotliwość przetwarzanego przebiegu zawiera się w zakresie poza wspomnianym wzrostem błędów.

Alternatywnym rozwiązaniem może być zastosowanie adaptacyjnego dzielnika, który zmienia stopień podziału częstotliwości w zależności od jej aktualnej wartości i jednocześnie zapewnia przekazywanie informacji o zastosowanym stopniu podziału do jednostki nadrzędnej sterującej pracą przetwornika częstotliwość-kod. Wówczas w systemie pomiarowym w sposób nieprzerwany jest przechowywana pełna informacja umożliwiająca odtworzenie zmienności przetwarzanej częstotliwości.

Z opisu patentowego [US9722537B2](#) znany jest konwerter czasu na liczbę - TDC, który jest stosowany w całkowicie cyfrowej pętli synchronizacji fazowej - ADPLL jako detektor ułamkowego błędu fazy. Deterministyczna natura błędu fazy podczas synchronizacji częstotliwości/fazy jest wykorzystywana do osiągnięcia zmniejszenia zużycia energii przez TDC. Konwerter TDC w patencie jest używany w konstrukcji cyklicznej pary DTC-TDC (konwersji liczby na czas i czasu na liczbę), która pozwala na zmniejszenie zmian widma w kanałach o wartościach zbliżonych do całkowitych poprzez losową zmianę parametrów pracy struktury DTC-TDC, tak aby rozpoczynała pracę w różnych chwilach czasowych w relacji do przebiegu z zegara odniesienia, uśredniając w ten sposób niedopasowanie elementów.

Z opisu patentowego [US9639063B2](#) znany jest przetwornik czasu na liczbę zawierający moduł próbkowania zdolny do próbkowania sygnału wejściowego w różnych momentach czasu. Moduł detekcji zmiany sygnału, utworzony z elementów porównawczych, przetwarza próbkowany sygnał wejściowy w kolejnych momentach czasowych, tak aby wykrywać zmiany w sygnale wejściowym w

odniesieniu do osi czasu. Moduł wyjściowy generuje wykryte przejścia w sygnale wejściowym na wielu wyjściach równoległych.

5 Problemem technicznym do rozwiązania jest podział częstotliwości zegarowej przetwornika częstotliwość-kod w celu poprawy parametrów pracy.

10 Przedmiotem wynalazku jest układ i sposób ciągłego, adaptacyjnego podziału zmiennej częstotliwości przebiegu. Układ zawiera mikroprocesor, licznik, układ wykrywania zbocza, interfejs komunikacyjny do transmisji danych do systemu pomiarowego, przetwornik częstotliwość-kod zawarty w systemie pomiarowym.

15 **Istotą układu jest to, że** źródło przebiegu o zmiennej częstotliwości podłączone jest do licznika, który dołączony jest swoim wyjściem do wejścia przetwornika częstotliwość-kod w systemie pomiarowym i jednocześnie podłączony jest do wejścia układu wykrywania zbocza. Wejście konfigurujące licznika jest połączone linią komunikacyjną do mikroprocesora sterującego stopniem podziału częstotliwości przez licznik. Wyjście układu wykrywania zbocza podłączone jest do linii komunikacyjnej mikroprocesora. Do mikroprocesora podłączony jest linią komunikacyjną interfejs komunikacyjny, który połączony jest linią komunikacyjną z systemem pomiarowym.

20 **Istotą sposobu jest to, że** przebieg o zmiennej częstotliwości przekazuje się do licznika, za pomocą którego, w zależności od konfiguracji przekazanej z mikroprocesora, dzieli się częstotliwość sygnału wejściowego według ustawionej proporcji. Tak przetworzony przebieg przesyła się na wejście przetwornika częstotliwość-kod zawartego w systemie pomiarowym. Za pomocą przetwornika przetwarza się kolejne okresy przebiegu wejściowego w wartości liczbowe reprezentujące długości kolejnych okresów. Z wykorzystaniem systemu pomiarowego wylicza się wartość kolejnych okresów jako iloczyn odczytanej z przetwornika częstotliwość-kod wartości liczbowej i okresu sygnału generatora zegarowego zawartego w przetworniku częstotliwość-kod. Częstotliwość wylicza się jako odwrotność wyliczonego okresu. Z wykorzystaniem oprogramowania zawartego w systemie pomiarowym analizuje się odczytywane wartości częstotliwości i w razie odczytu wartości zbliżających się do możliwości przetwarzania przez przetwornik częstotliwość-kod, zadaje się podział częstotliwości tak, aby był możliwy dalszy pomiar. W celu ustawienia nowego stopnia podziału częstotliwości poprzez interfejs wysyła się do mikroprocesora zestaw danych konfiguracyjnych licznika, które wymuszają zmianę aktualnego stopnia podziału częstotliwości na nowy. Z układu wykrywania zbocza wysyła się zwrotną informację do procesora o chwili wystąpienia początku nowego okresu, którą przez procesor zwrotnie przekazuje się poprzez interfejs do systemu pomiarowego, co umożliwia zachowanie informacji o zmianie stopnia podziału i wykorzystanie jej przez system pomiarowy podczas obliczania kolejnych okresów sygnału. Podział częstotliwości uruchamia się poprzez wprowadzenie korekty w sposobie obliczania kolejnych okresów przebiegu dzieląc okres przez współczynnik podziału ustawiony w liczniku.

35

Korzystnym skutkiem układu według wynalazku jest to, że pozwala on na adaptacyjny podział częstotliwości przebiegu wejściowego przetwornika f/N , umożliwiając poszerzenie górnej granicy zakresu pomiarowego przetwornika.

5 Przedmiot wynalazku w przykładzie wykonania jest uwidoczniony na schematycznym rysunku.

W przykładzie wykonania układu do ciągłego, adaptacyjnego podziału zmiennej częstotliwości przebiegu, źródło przebiegu o zmiennej częstotliwości U_f jest podłączone jest do układu licznikowego L, którym był licznik T3 zawarty w mikrokontrolerze STM32L476RG, podłączone jest swoim wyjściem
10 do wejścia przetwornika częstotliwość-kod, zrealizowanym według struktury przedstawionej w artykule Warda P.; Frequency-to-codeconverter with direct data transmission Informatyka, Automatyka, Pomiar w Gospodarce i Ochronie Środowiska. 2022, vol. 12." i zawartego w systemie pomiarowym Sp zawierającym komputer personalny. Wyjście licznika L jednocześnie podłączone jest do wejścia układu wykrywania zbocza zawartego w mikrokontrolerze STM32L476RG. Wejście konfigurujące
15 licznika połączone jest do zawartego w mikrokontrolerze STM32L476RG mikroprocesora sterującego stopniem podziału częstotliwości przez licznik. Wyjście układu wykrywania zbocza WZ podłączone jest do linii komunikacyjnej mikroprocesora P zawartego w mikrokontrolerze STM32L476RG. Dodatkowo do mikroprocesora P podłączony jest linią komunikacyjną również interfejs komunikacyjny I, którym był RS232 podłączony linią komunikacyjną z konwerterem RS232/USB, pozwalający na
20 wymianę informacji z systemem pomiarowym.

Sposób ciągłego, adaptacyjnego podziału zmiennej częstotliwości przebiegu polega na tym, że przebieg o zmiennej częstotliwości U_f , o przykładowym okresie 100 μ s, podawany był na licznik L, który został w poprzednim cyklu pomiaru skonfigurowany przez procesor P do przekazywania przez
25 licznik przebiegu bez podziału częstotliwości. Przebieg podawany był na wejście przetwornika f/N częstotliwość-kod zawartego w systemie pomiarowym Sp. Przetwornik f/N przetwarzał okres przebiegu wejściowego w wartości liczbowe reprezentujące długości kolejnych okresów stosując cyfrowy pomiar okresu. Sygnał zegarowy przetwornika f/N miał 10 MHz, a więc do systemu pomiarowego Sp była przekazywana wartość liczbowa 1000. System pomiarowy Sp wyliczał wartość
30 okresu mnożąc liczbę 1000 i okres generatora zegarowego wynoszący 0,1 μ s uzyskując wartość 100 μ s. Częstotliwość wyliczana była jako odwrotność wyliczonego okresu, dając w wyniku 10 kHz. Zmierzona wartość 10 kHz w oprogramowaniu systemu pomiarowego Sp była ustawiona jako progowa do ustawienia podziału częstotliwości przez dwa. System pomiarowy Sp, poprzez interfejs I wysyłał informację do mikroprocesora P zawierającą zestaw danych konfiguracyjnych licznika, które
35 wymuszały ustawienie nowego stopnia podziału. Po zmianie stopnia podziału układ wykrywania zbocza WZ dawał zwrotną informację do procesora P informując o chwili wystąpienia początku nowego okresu, która przez procesor P zwrotnie przekazywana była do systemu pomiarowego Sp, co umożliwiało zachowanie informacji o zmianie stopnia podziału i wykorzystanie jej przez system pomiarowy podczas obliczania kolejnych okresów sygnału. Po podaniu kolejnego okresu przebiegu U_f

o długości 80 μ s, na wyjście licznika L został przekazany okres o długości 160 μ s. Przetwornik f/N przekazał do systemu pomiarowego Sp wartość liczbową 1600. Uruchomienie podziału częstotliwości wymagało wprowadzenia korekty w sposobie obliczania kolejnych okresów przebiegu, podczas stosowania podziału okres dodatkowo należało podzielić przez współczynnik podziału ustawiony w liczniku. W efekcie, biorąc pod uwagę, że został ustawiony stopień podziału 2 oraz że okres sygnału zegarowego przetwornika f/N wynosi 0,1 μ s, okres przebiegu był obliczany jako iloczyn: $(1600 * 0,1 \mu\text{s})/2$, co w wyniku dało wartość 80 μ s. Częstotliwość obliczona dla okresu wynosiła 12,5 kHz.

Po podaniu kolejnego okresu przebiegu Uf o długości 125 μ s, na wyjście licznika L został przekazany okres o długości 250 μ s. Przetwornik f/N przekazał do systemu pomiarowego Sp wartość liczbową 2500. Biorąc pod uwagę, że ciągle był ustawiony stopień podziału 2 oraz że okres sygnału zegarowego przetwornika f/N wynosi 0,1 μ s, okres przebiegu był obliczany jako iloczyn: $(2500 * 0,1 \mu\text{s})/2$, co w wyniku dało wartość 125 μ s. Częstotliwość obliczona dla okresu wynosiła 8 kHz. Pomiar częstotliwości o wartości 8 kHz został przez oprogramowanie systemu pomiarowego określony jako wartość mniejsza od progu zmiany częstotliwości ustalonego na 10 kHz. W konsekwencji system pomiarowy Sp, poprzez interfejs I wysyłał informację do mikroprocesora P zawierającą zestaw danych konfiguracyjnych licznika, które wymuszały ustawienie stopnia podziału przez 1. Po zmianie stopnia podziału układ wykrywania zbocza WZ dawał zwrotną informację do procesora P informując o chwili wystąpienia początku nowego okresu, która przez procesor P zwrótnie przekazywana była do systemu pomiarowego Sp, co umożliwiało zachowanie informacji o zmianie stopnia podziału i wykorzystanie jej przez system pomiarowy podczas obliczania kolejnych okresów sygnału. Po podaniu kolejnego okresu przebiegu Uf o długości 200 μ s, na wyjście licznika L został przekazany okres o długości 200 μ s. Przetwornik f/N przekazał systemowi pomiarowego Sp wartość liczbową 2000. Biorąc pod uwagę, że zmieniono stopień podziału na wartość 1 oraz że okres sygnału zegarowego przetwornika f/N wynosi 0,1 μ s, okres przebiegu był obliczany jako iloczyn: $(2000 * 0,1 \mu\text{s})/1$, co w wyniku dało wartość 200 μ s. Częstotliwość obliczona dla okresu wynosiła 5 kHz.

System pomiarowy Sp w sposób adaptacyjny zwiększa stopień podziału częstotliwości w każdym momencie czasu, jeżeli wyliczy, że częstotliwość badanego przebiegu nadmiernie rośnie i zmniejsza go, jeżeli częstotliwość badanego przebiegu zmniejsza się i podział jest już niepotrzebny.

RZECZNIK PATENTOWY

Maciej Nowicki
mgr inż. Maciej Nowicki
Nr wp. 3476

Wykaz oznaczeń:

U_f - przebieg o zmiennej częstotliwości

L - licznik

U_{fp} - przebieg wynikowy po podziale w liczniku

P - mikroprocesor

WZ - układ wykrywania zbocza

f/N - przetwornik częstotliwość-kod

I - interfejs dzielnika

Sp - system pomiarowy