

### *Zastrzeżenia patentowe*

1. Sposób pomiaru czasu opóźnienia sygnału, w którym częstotliwość sygnału CLK z generatora wzorcowego dzieli się przez  $n$  oraz przez  $k$  **znamienny tym**, że sygnał z dzielnika (102) sumuje się w układzie sumatora (104) z sygnałem z dzielnika (103), a uzyskanym sumarycznym sygnałemysterowuje się nadajnik sygnałów (105), korzystnie nadajnik sygnałów optycznych, po czym sygnał z odbiornika (108) filtruje się dwupasmowo w filtrze (109) a następnie koreluje się w pierwszym układzie korelatora (110, 112) z pierwszym sygnałem dopasowanym (111), w drugim układzie korelatora (113, 115) z drugim sygnałem dopasowanym (114), w trzecim układzie korelatora (116, 118) z trzecim sygnałem dopasowanym (117), oraz w czwartym układzie korelatora (119, 121) z czwartym sygnałem dopasowanym (120), po czym sygnały  $F_{S1}$  z wyjścia pierwszego korelatora (110, 112),  $F_{S2}$  z wyjścia drugiego korelatora (113, 115),  $F_{S3}$  z wyjścia trzeciego korelatora (116, 118) oraz  $F_{S4}$  z wyjścia czwartego korelatora (119, 121), przetwarza się w układzie decyzyjnym (122), jednocześnie sygnały początku cyklu  $Z_k$  z dzielnika (102) oraz  $Z_n$  z dzielnika (103) przemnaża się logicznie w bramce AND (106) i uzyskuje się sygnał zegarowy dla przerzutnika D (107), z którego wyjścia Q aktywuje się układy całkujące (112, 115, 118, 121) korelatorów.
2. Sposób według zastrz. 1 **znamienny tym**, że sygnały dopasowane (111, 114, 117, 120) są wzorcowymi funkcjami czasu, korzystnie funkcjami sinus i cosinus o ukształtowanej obwiedni.
3. Urządzenie do pomiaru czasu opóźnienia sygnału, które posiada układ generatora wzorcowego, dzielniki częstotliwości, przerzutnik D, układ nadajnika oraz układ odbiornika z filtrem dwupasmowym **znamiennie tym**, że wyjście filtru (109) połączone jest z wejściami pierwszego korelatora (110,

112), drugiego korelatora (113, 115), trzeciego korelatora (116, 118) i czwartego korelatora (119, 121), a wyjścia korelatorów (110, 112, 113, 115, 116, 118, 119, 121) doprowadzone są do wejść układu decyzyjnego (122), jednocześnie wyjścia sygnalizujące początek cyklu  $Z_k$  z dzielnika (102) oraz  $Z_n$  z dzielnika (103) połączone są z wejściami bramki AND (106), którego wyjście doprowadzone jest do wejścia zegarowego przerzutnika D (107), z którego wyjście Q łączy się z wejściami zezwalającymi układów całkujących (112, 115, 118, 121) oraz wejściem START układu decyzyjnego (122).

POLITECHNIKA ŚLĄSKA  
Rzecznik Patentowy  
Główny Specjalista  
mgr inż. Elżbieta WÓLKOWSKA

